

ABSTRAK

Fathi Habibu Rahman / 12412798

PERANCANGAN ADC DUAL SLOPE DENGAN OUTPUT 4 BIT PARALEL
BERBASIS TEKNOLOGI CMOS 0.35U_m MENGGUNAKAN LTSPICE IV

Skripsi. Teknik Elektro, Fakultas Teknologi Industri,

Universitas Gunadarma, 2016

Kata Kunci : CMOS, ADC, LTSpiceIV, *Komparator, Integrator, Control Logic, Counter, Latch*

(xi + 44)

Untuk merancang sebuah rangkaian yang terintegrasi seperti ADC Dual Slope membutuhkan beberapa rangkaian seperti rangkaian *sample and hold*, *switch*, *integrator*, *komparator*, *control logic*, *counter* dan *latch* dengan 5 variabel masukan yaitu *Vin*, *Vref*, *Reset*, *Clock*, dan *Vof*. Untuk tegangan sumber sebesar 3.3 volt pada VDD untuk mengaktifkan seluruh rangkaian. *Vin* sebesar 1.65 dengan fungsi sinusoidal yang diteruskan ke *sample and hold* untuk dicuplik sinyal tersebut dan dikuantisasi agar sinyal tersebut mudah di proses dalam *switch* dan *Vref* sebesar 3.3 Volt dan *Reset* sebesar 3.3 volt. Kemudian beberapa masukan seperti *Vrev*, *Vsh*, dan *Vof* dimasukan ke dalam *switch* untuk diatur masukan kedalam *integrator*, *Vof* berfungsi sebagai mengatur kontinu dalam sinyal. Di dalam *integrator* merubah sinyal kotak menjadi sinyal segitiga kemudian dibandingkan dengan *ground* dalam komparator sehingga hasil sinyal dapat di kontrol oleh rangkaian *control logic* dan diteruskan ke *counter* untuk dicacah dan di *latch* untuk ditahan nilai keluaran 4 bit. Dalam perancangan ADC Dual Slope lebih efisien bila menggunakan *Vin* sebesar 1.65 volt dan *Vref* sebesar 3.3 volt karena faktor kesalahan ialah 0% pada keluaran 4 bit parallel, bila menggunakan kurang dan lebih dari 3.3 Volt akan banyak kesalahan pada keluaran 4 bit keluaran dan kesalahan tersebut terjadi karena resolusi yang rendah dan tidak sesuai dengan masukan sumber tegangan VDD.

Daftar Pustaka (2001 – 2016)